



# PROJECTE FI DE CARRERA

**TÍTOL:** DISSENY I MUNTATGE D'UN AMPLIFICADOR CLASSE – D D'ALTA POTÈNCIA AMB TOPOLOGIA DCI-NPC PER A APLICACIONS DE SO DISTRIBUIT

**AUTOR:** Bernat Riera Jover

**TITULACIÓ:** Enginyeria en Automàtica i Electrònica Industrial

**DIRECTOR:** José Luis Romeral Martínez

**DEPARTAMENT:** Enginyeria Electrònica

**DATA:** Febrer de 2009

*Als meus Pares*

# Índex

|   |           |
|---|-----------|
| <b>Introducció.....</b>   | <b>00</b> |
| <b>1. Motivació i objectius del projecte.....</b>                                       | <b>01</b> |
| 1.1. Motivació .....  | 02        |
| 1.2. Objectius del projecte.....  | 04        |
| <b>2. Conceptes teòrics.....</b>  | <b>07</b> |
| 2.1. El so a altes potències .....  | 08        |
| 2.1.1. <i>El so, conceptes previs.....</i>  | 08        |
| 2.1.2. <i>Paràmetres del so .....</i>   | 09        |
| 2.1.2. <i>So distribuït a altes potències, megafonia .....</i>                          | 10        |
| 2.2. Amplificadors per a so .....   | 12        |
| 2.2.1. <i>Inconvenients dels amplificadors classe A, B i AB.....</i>                    | 12        |
| 2.2.2. <i>Amplificadors classe D.....</i>   | 14        |
| 2.2.3. <i>Components addicionals de l'amplificador classe D .....</i>                   | 17        |
| 2.2.4. <i>Distorsions.....</i>  | 20        |
| 2.3. El transistor MOSFET i els seus paràmetres d'interés .....                         | 24        |
| 2.3.1. <i>El MOSFET com element commutador .....</i>                                    | 24        |
| 2.3.2. <i><math>BV_{DSS}</math>, Tensió de ruptura drenador – font .....</i>            | 24        |
| 2.3.3. <i>Resistència estàtica entre drenador – font, <math>R_{DS(ON)}</math> .....</i> | 25        |
| 2.3.4. <i>Càrrega de porta, <math>Q_G</math>.....</i>                                   | 26        |
| 2.3.5. <i>Càrrega del diode de lliure circulació, <math>Q_{rr}</math> .....</i>         | 27        |
| 2.3.6. <i>Resistència interna a la porta, <math>R_{G(IN)}</math> .....</i>              | 28        |
| 2.3.7. <i>Encapsulat del MOSFET .....</i>   | 28        |
| 2.3.8. <i>Temperatura màxima d'unió, <math>T_J</math>.....</i>                          | 28        |

|  |           |
|--|-----------|
| 2.4. Topologies de l'amplificador classe D.....                      | 30        |
| 2.4.1. <i>Configuració del pont</i> .....                            | 30        |
| 2.4.2. <i>Conceptes teòrics dels convertidors multinivell</i> .....  | 31        |
| 2.4.3. <i>Topologia DCI de tres nivells amb una rama</i> .....       | 32        |
| 2.4.4. <i>Càrrega de porta, <math>Q_G</math></i> .....               | 34        |
| <b>3. Disseny i muntatge del prototipus .....</b>                    | <b>37</b> |
| 3.1. Justificació de la topologia.....                               | 38        |
| 3.2. Esquema general del prototipus .....                            | 41        |
| 3.3. L'amplificador multinivell .....                                | 42        |
| 3.3.1. <i>Circuit d'excitació per a cada transistor</i> .....        | 42        |
| 3.3.2. <i>Disseny de la placa de convertidors de DC – DC</i> .....   | 43        |
| 3.3.3. <i>Disseny de la placa de potència</i> .....                  | 44        |
| 3.3.4. <i>Elecció dels components</i> .....                          | 46        |
| 3.3.5. <i>Muntatge de les plaques</i> .....                          | 51        |
| 3.4. El bus de continua .....  | 52        |
| 3.4.1. <i>Dimensionat del transformador i del rectificador</i> ..... | 52        |
| 3.4.2. <i>Dimensionat dels condensadors</i> .....                    | 53        |
| 3.5. Filtre passa – baixes bifàisc .....                             | 55        |
| 3.5.1. <i>Disseny del filtre</i> .....                               | 55        |
| 3.5.2. <i>Simulacions</i> .....                                      | 57        |
| 3.6. Càrrega .....   | 60        |
| 3.7. Imatges del prototipus .....                                    | 65        |

|   |            |
|---|------------|
| <b>4. Modulació PWM .....</b>                                   | <b>67</b>  |
| 4.1. Convertidor AD d'àudio .....                               | 68         |
| 4.2. Modulació amb la FPGA .....                                | 70         |
| 4.2.1. Decodificador I2S ( <i>Inter – IC Sound</i> ) .....      | 71         |
| 4.2.2. Modulació PWM.....                                       | 72         |
| 4.2.3. Modulació per a cinc nivells.....                        | 74         |
| 4.2.4. Generador de temps mort .....                            | 78         |
| <b>5. Caracterització elèctrica i anàlisi de resultats.....</b> | <b>81</b>  |
| 5.1. Resposta freqüencial del filtre.....                       | 82         |
| 5.2. Resposta dinàmica dels transistors.....                    | 86         |
| 5.2.1. Problemàtica d'acoblament de pistes.....                 | 86         |
| 5.2.2. Solució proposada .....                                  | 88         |
| 5.2.3. Problemàtica deguda al lent retorn dels diòdes .....     | 90         |
| 5.2.4. Solució proposada .....                                  | 93         |
| 5.3. Qualitat del so .....                                      | 95         |
| 5.3.1. SNR ( <i>Signal Noise Ratio</i> ).....                   | 95         |
| 5.3.2. THD ( <i>Total Harmonic Distortion</i> ).....            | 97         |
| 5.4. Rendiment de l'amplificador.....                           | 101        |
| <b>6. Estudi econòmic.....</b>                                  | <b>103</b> |
| 6.1. Pressupost.....  | 104        |
| 6.1.1. Cost de disseny .....                                    | 104        |
| 6.1.2. Cost de desenvolupament del prototipus .....             | 105        |

|  |            |
|--|------------|
| 6.2. Cost de fabricació.....                 | 107        |
| 6.2. Estudi de viabilitat.....               | 108        |
| <b>7. Estudi mediambiental .....</b>         | <b>113</b> |
| 7.1. Fase de disseny.....                    | 114        |
| 7.1.1. <i>Eficiència energètica</i> .....    | 114        |
| 7.1.2. <i>Materials emprats</i> .....        | 114        |
| 7.1.2. <i>Disseny de les plaques</i> .....   | 115        |
| 7.2. Fase de fabricació.....                 | 115        |
| 7.3. Fase d'explotació .....                 | 118        |
| 7.4. Fase de desmantellament.....            | 119        |
| <b>8. Conclusions i línies futures.....</b>  | <b>121</b> |
| <b>Referències bibliogràfiques .....</b>     | <b>125</b> |
| <b>Referències de figures .....</b>          | <b>126</b> |
| <b>Bibliografia .....</b>                    | <b>127</b> |
| <b>Annex: Documentació en CD adjunt.....</b> | <b>129</b> |